

# Pamäťový podsystem

## Obsah prednášky

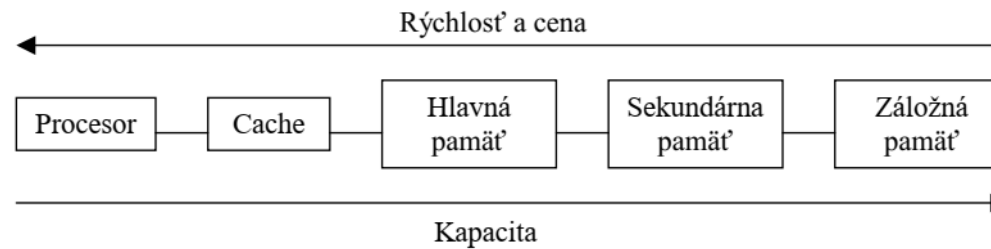
- hierarchická štruktúra
- typy pamäti a ich využitie

## Zdroje:

Jelšina, M.: Architektúry počítačových systémov, Elfa 2002,  
kap.7

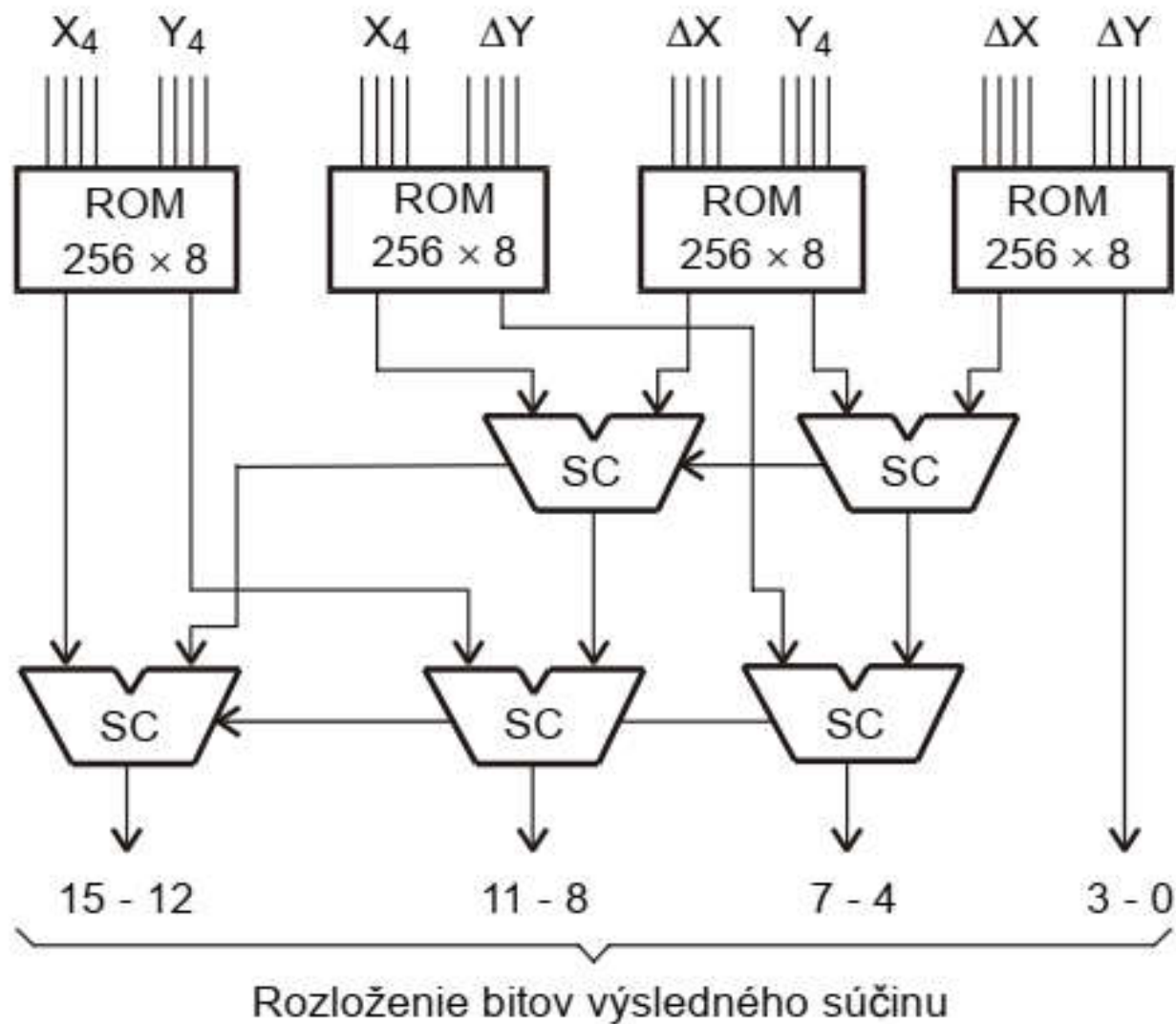
[http://liptovskyhradok.dsszsk.sk/content/liptovskyhradok/08\\_pamet.pdf](http://liptovskyhradok.dsszsk.sk/content/liptovskyhradok/08_pamet.pdf)

# Mnohoúrovňový pamäťový podsystem

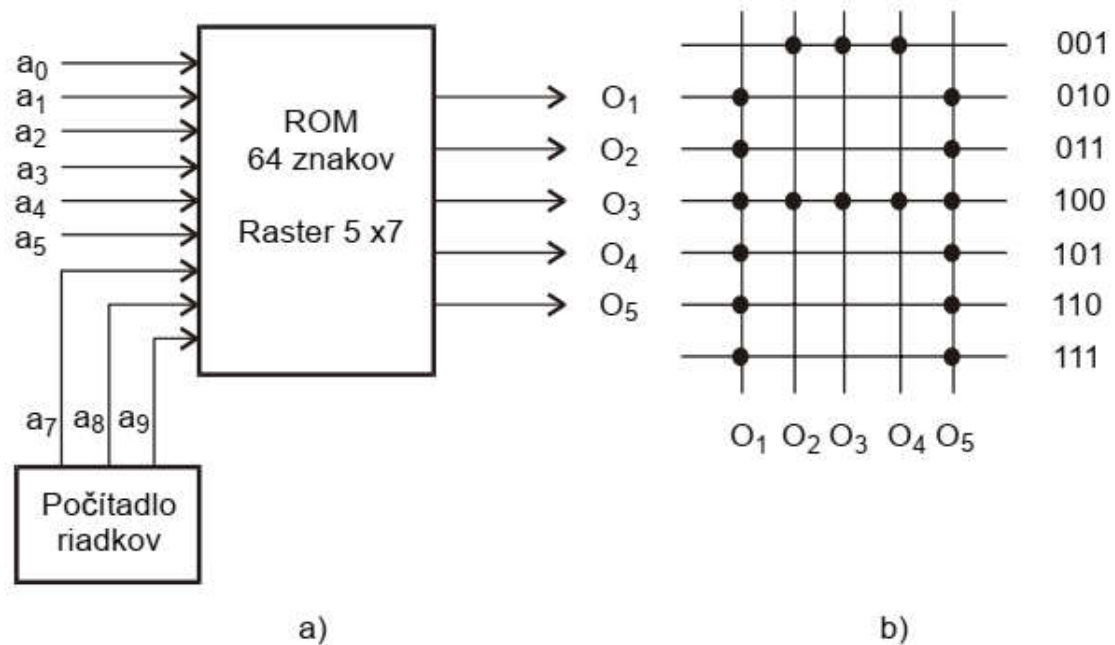


Tab.7.1.Charakteristiky pamätí v jednotlivých úrovniach pamät'ového systému

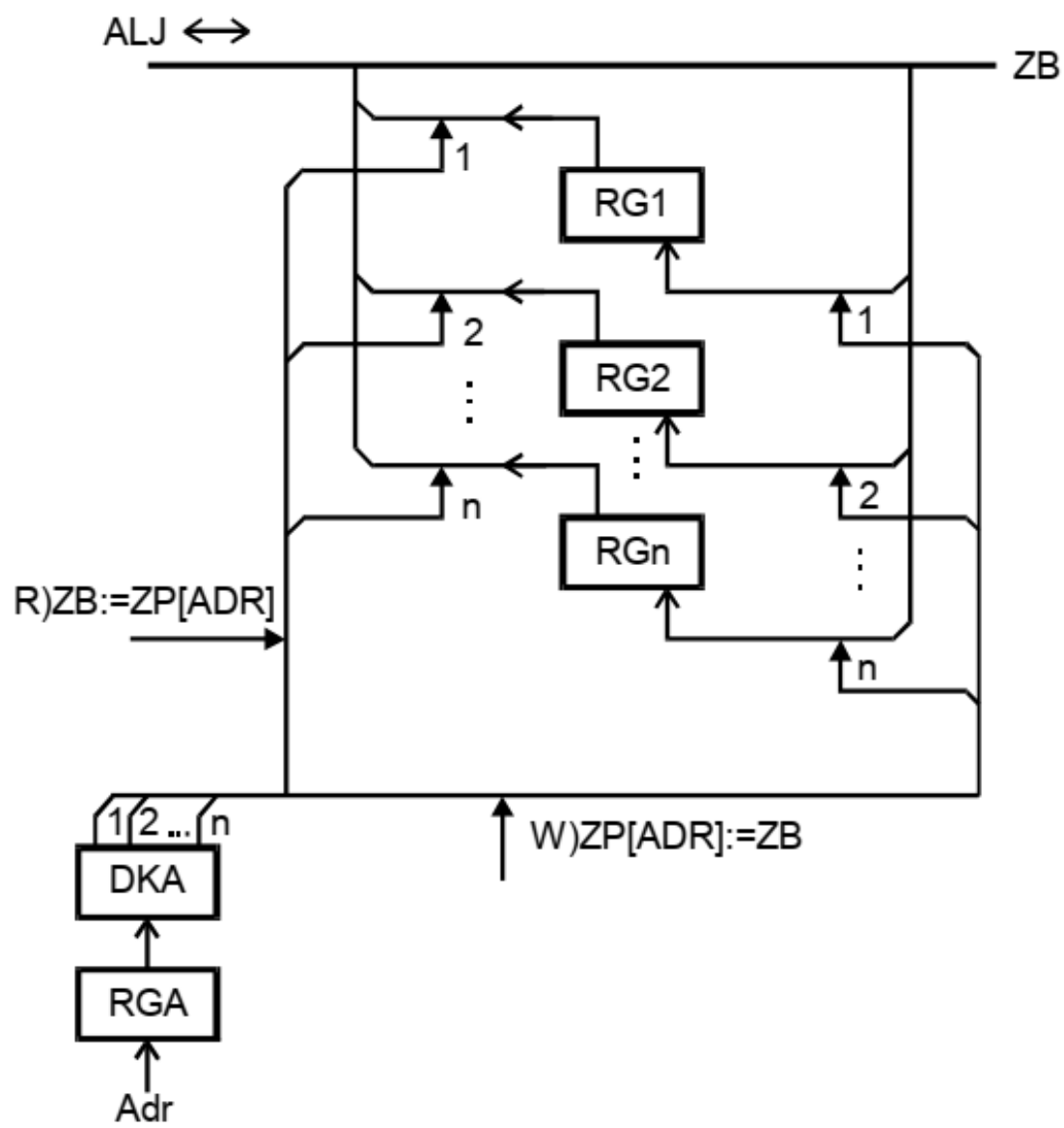
Úroveň Cha- rakteristika	Úroveň 1 CPU (Registre)	Úroveň 2 Cache (L1/L2)	Úroveň 3 Hlavná pamät'	Úroveň 4 Disková pamät'	Úroveň 5 Archívna pamät'
Technológia	ECL	čip 512 kB SRAM	čip 128 MB DRAM	Diskové jednotky	Magnetické páskové jednotky
Prístupový čas, $t_i$	< 2 ns	< 5 ns	< 100 ns	< 10 ms	2 - 20 min
Kapacita pamäte, $c_i$	512 B	128 kB / 4MB	32 - 512 MB	10 - 100 GB	10 TB
Prenosová rýchlosť, $p_i$	4k - 32k MB/s	800 - 5000 MB/s	400 - 2000 MB/s	4 -32 MB/s	100 -1000 kB/s
Prenosová jednotka, $x_i$	4 - 8 B/slovo	32 B/blok	1 KB/stránka	5 – 512 KB/súbor	Záložná pamät'
Riadenie pamäte	Kompilátor	Hardvér	Operačný systém (OS)	OS/ používateľ	OS/ používateľ
Zálohovanie	Cache	Hlavná pamät'	Disková pamät'	Pásková pamät'	–



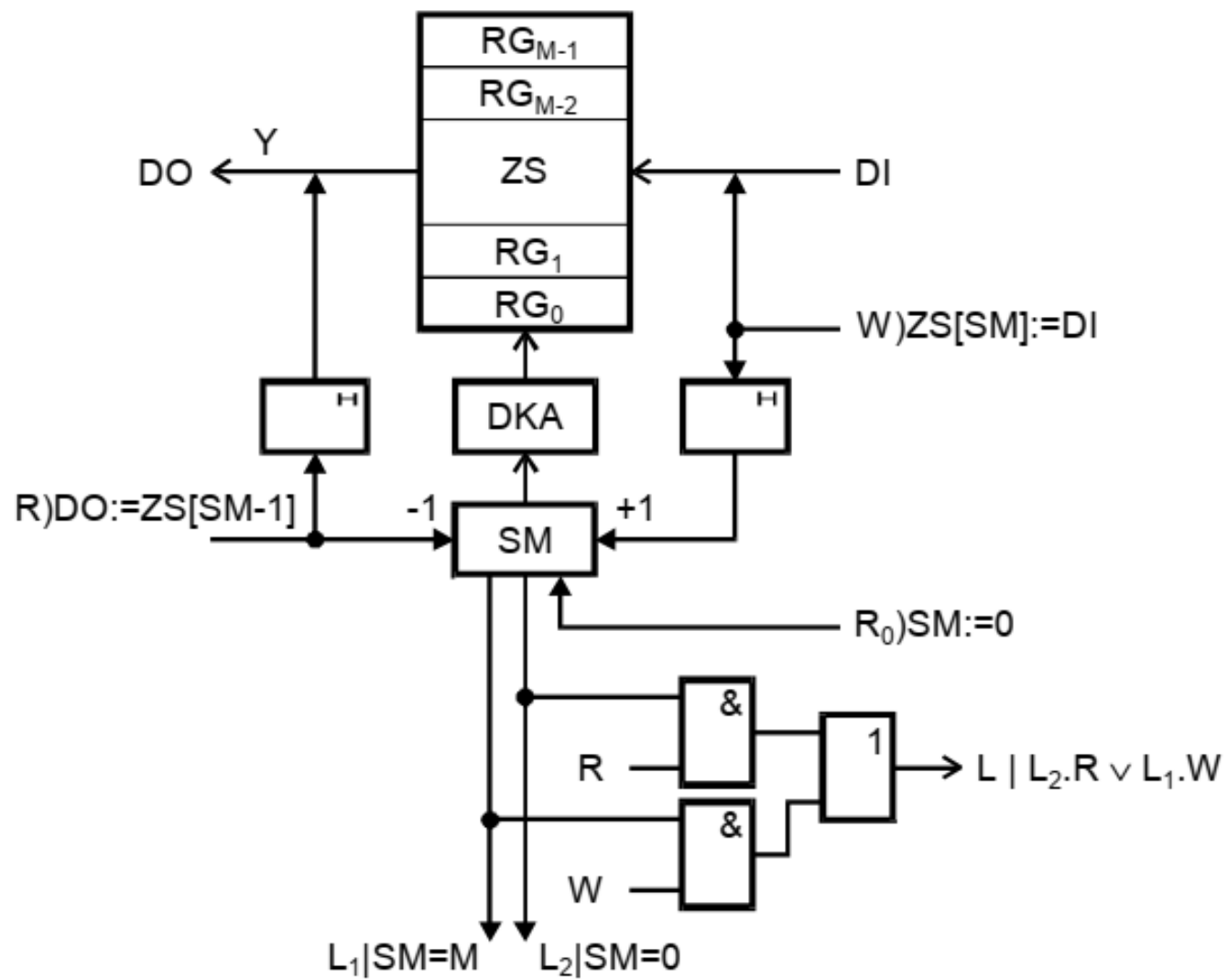
Obr. 7.2. Aplikácia pamäte ROM pri realizácii operácie násobenia



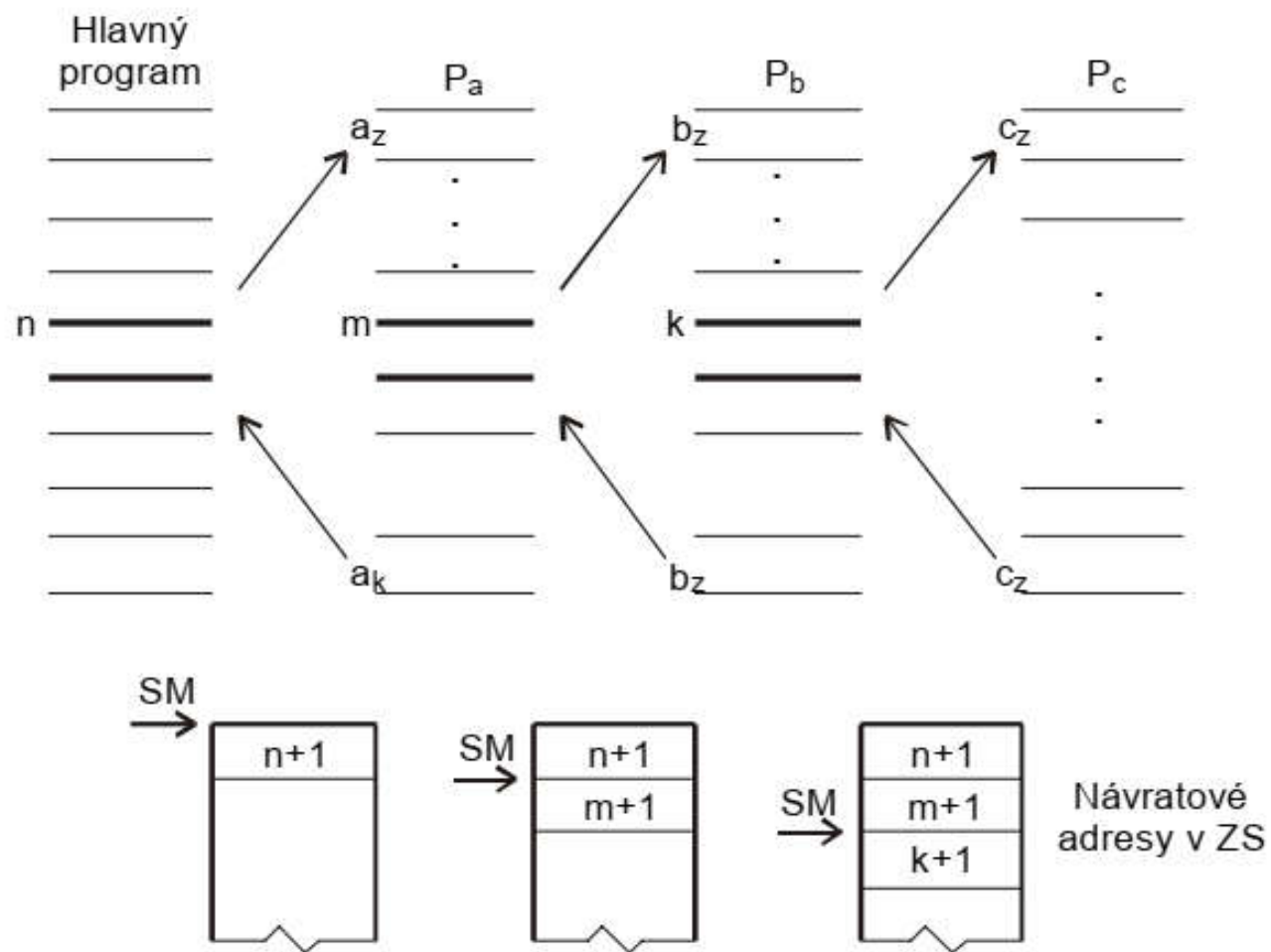
Obr.7.3. Princíp aplikácie pamäte ROM v generátore znakov (a – adresovanie obsahu pamäte, b – interpretácia uložených slov: znak „A“).



Obr.7.4. Štruktúrna schéma zápisníkovej pamäte registrového typu.

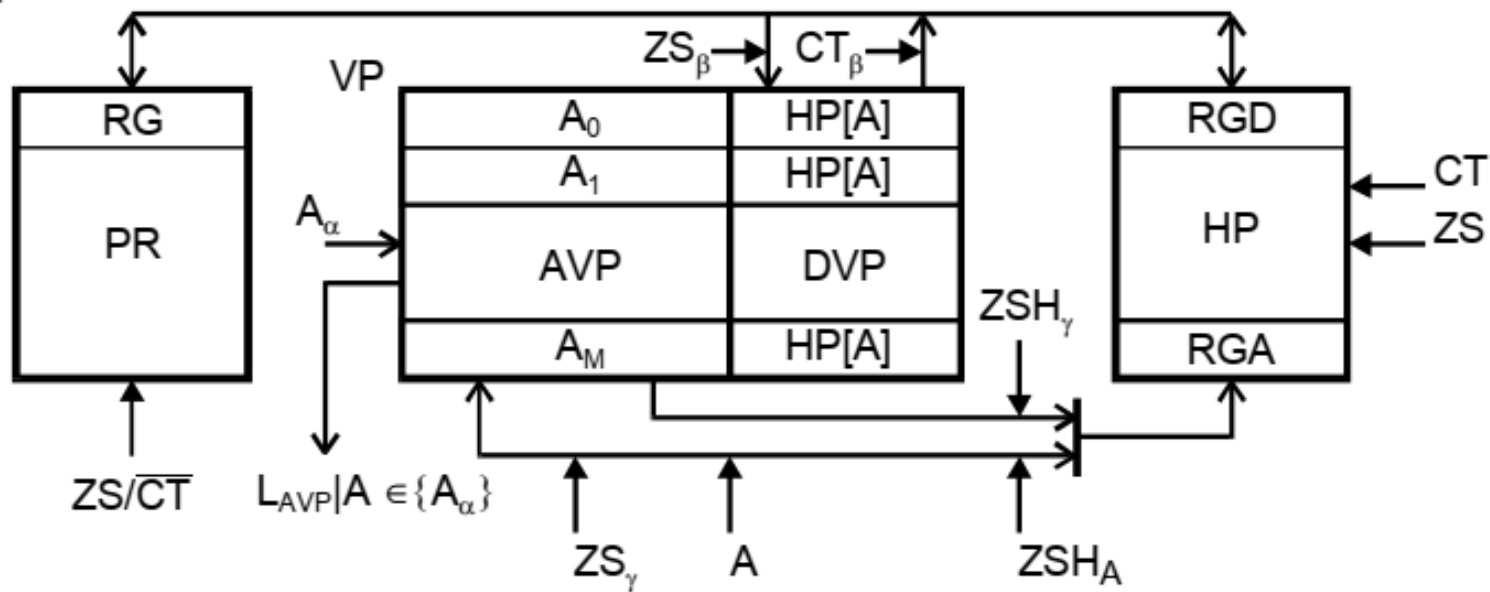


Obr.7.5. Štruktúrna schéma zásobníkovej pamäte.



Obr.7.6. Mechanismus zápisu návratových adres do zásobníka.



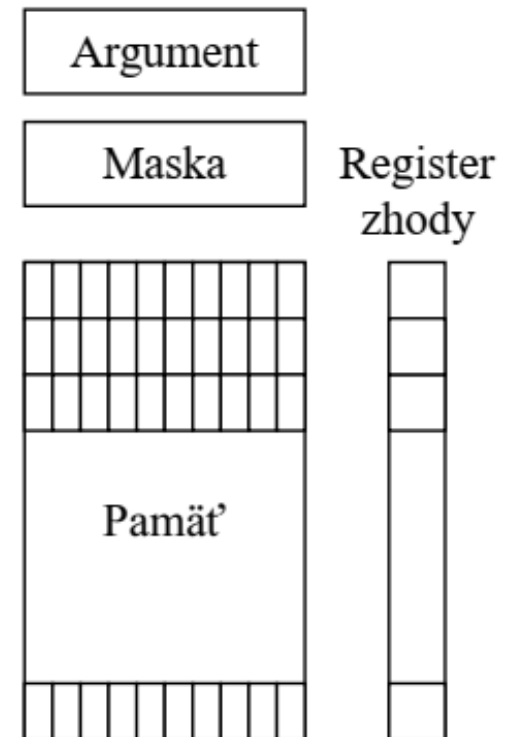


Obr.7.7. Princíp štruktúrnej organizácie vyrovnávacej pamäte typu cache.

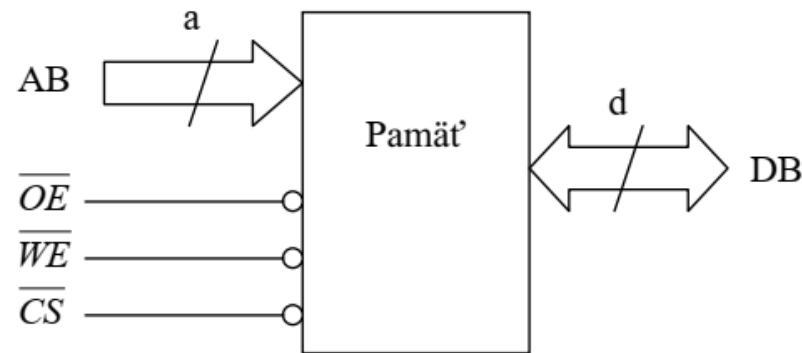
# Asociatívna pamäť

pamäte s asociatívnym prístupom (Content Access Memory – CAM): sprístupnenie pamäťového miesta sa uskutočňuje na základe porovnania časti jeho informačného obsahu so zadaným argumentom. Pamäte CAM je možné považovať za opak pamätí RAM: RAM dáva údaj pre zadanú adresu a CAM poskytuje adresu pre daný údaj. V registri pre argument je uložený hľadaný údaj. Pomocou masky je možné určiť, ktoré bity sa majú brať do úvahy pri prehľadávaní pamäte. V registri zhody je zaznačený výsledok hľadania, napr. na tých miestach, ktoré obsahujú údaj vyhovujúci zadaniu bude “1“. Register zhody musí obsahovať toľko bitov, koľko slov obsahuje celá pamäť.

CAM pamäť je možné použiť hlavne v aplikáciach, ktoré vyžadujú vysokorýchlostné prehľadávanie.



# Modulárna organizácia pamäte



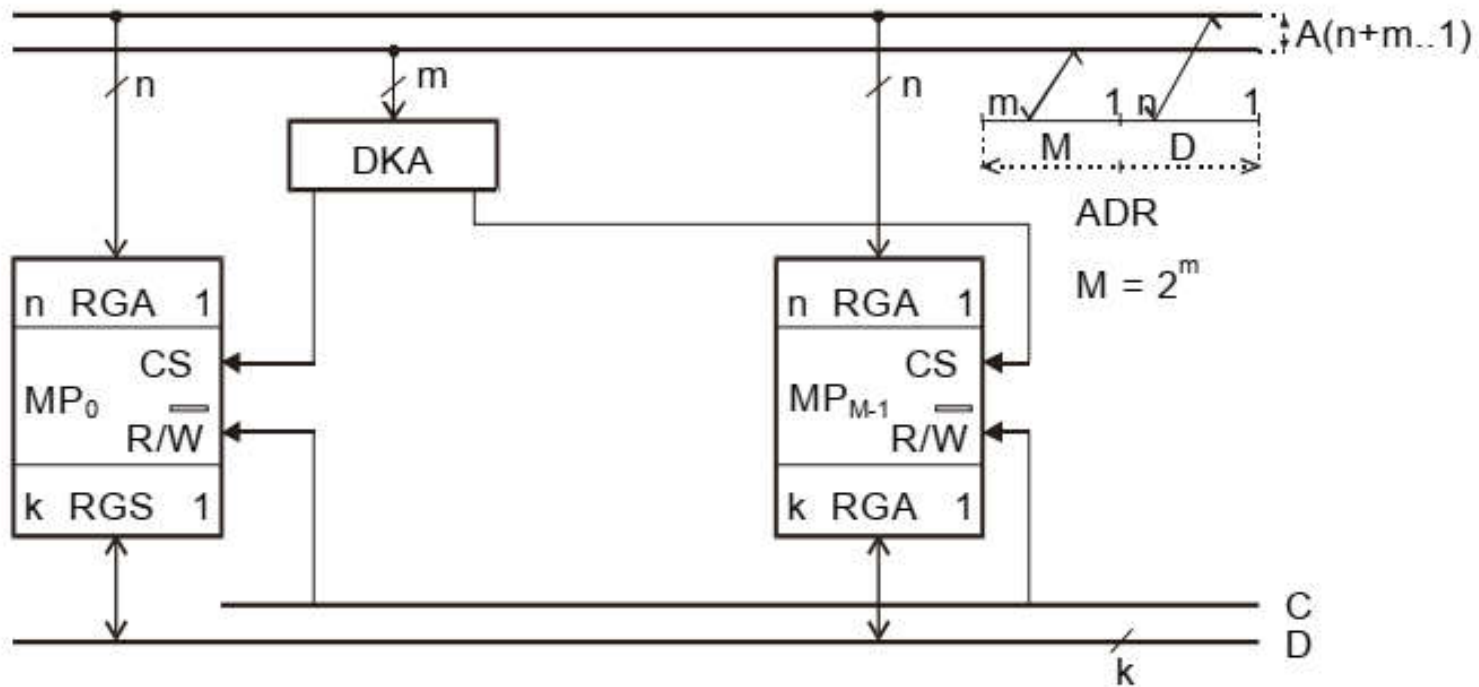
DB (Data Bus) – obojsmerná údajová zbernica so šírkou  $d$  bitov

AB (Address Bus) – adresná zbernica so šírkou  $a$  bitov

$\overline{OE}$  (Output Enable) – povolenie výstupu údajov z pamäte. Využíva sa pri čítaní z pamäte.

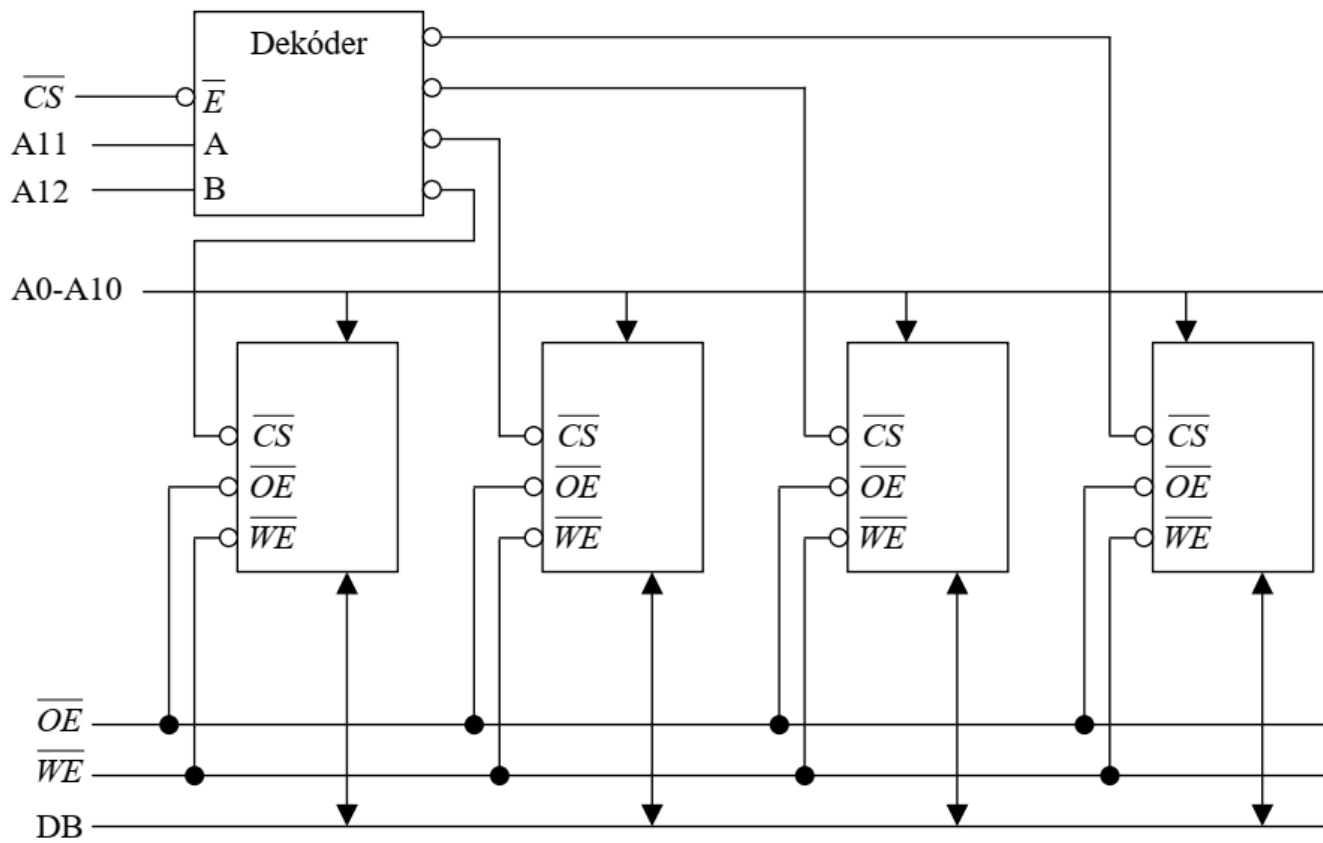
$\overline{WE}$  (Write Enable) – povolenie zápisu do pamäte. Keď je tento signál aktívny (v log.0), zapíšu sa údaje z dátovej zbernice na miesto v pamäti, ktoré je určené adresnou zbernicou.

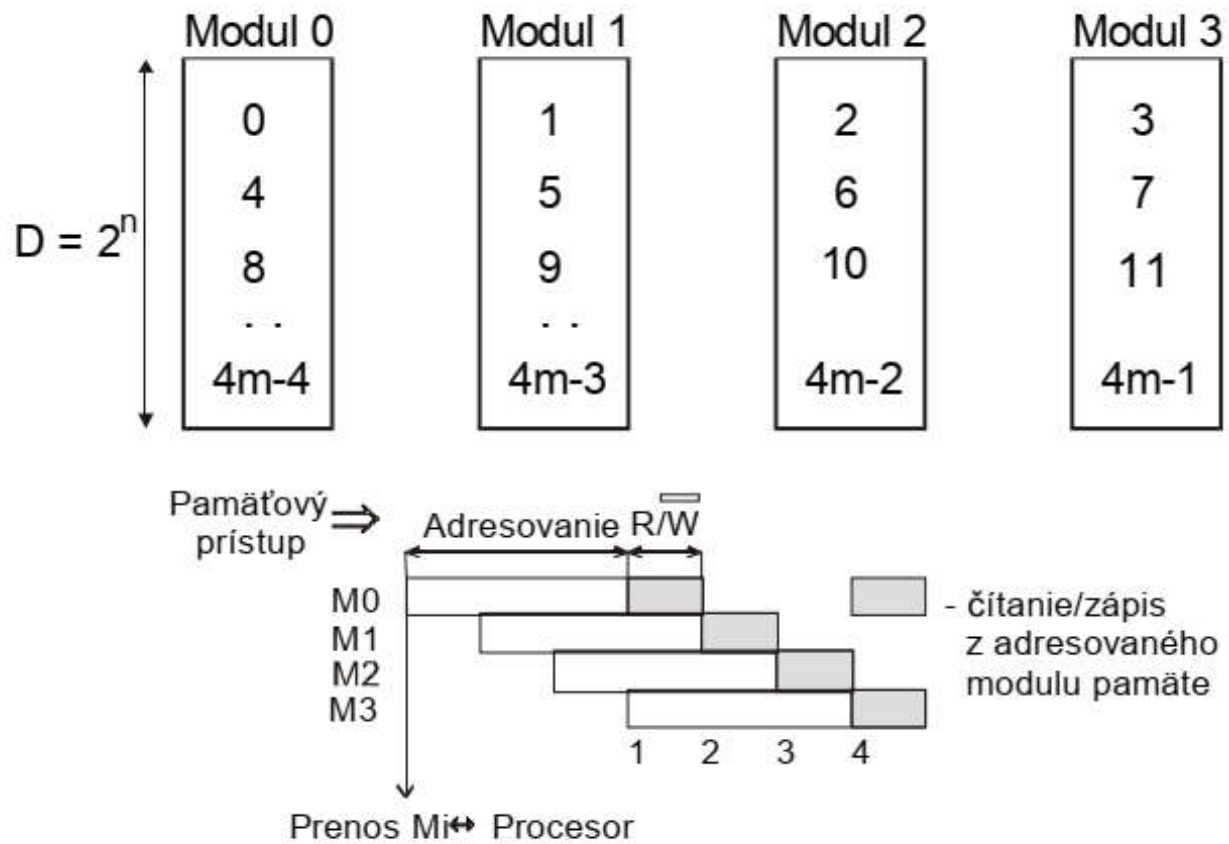
$\overline{CS}$  (Chip Select) – vstup povolujúci prácu čipu. Čítanie aj zápis do pamäte sa môže uskutočniť iba vtedy, ak je tento vstup v aktívnej úrovni (log.0). Tento vstup umožňuje spájať niekoľko čipov do väčších pamäťových celkov.



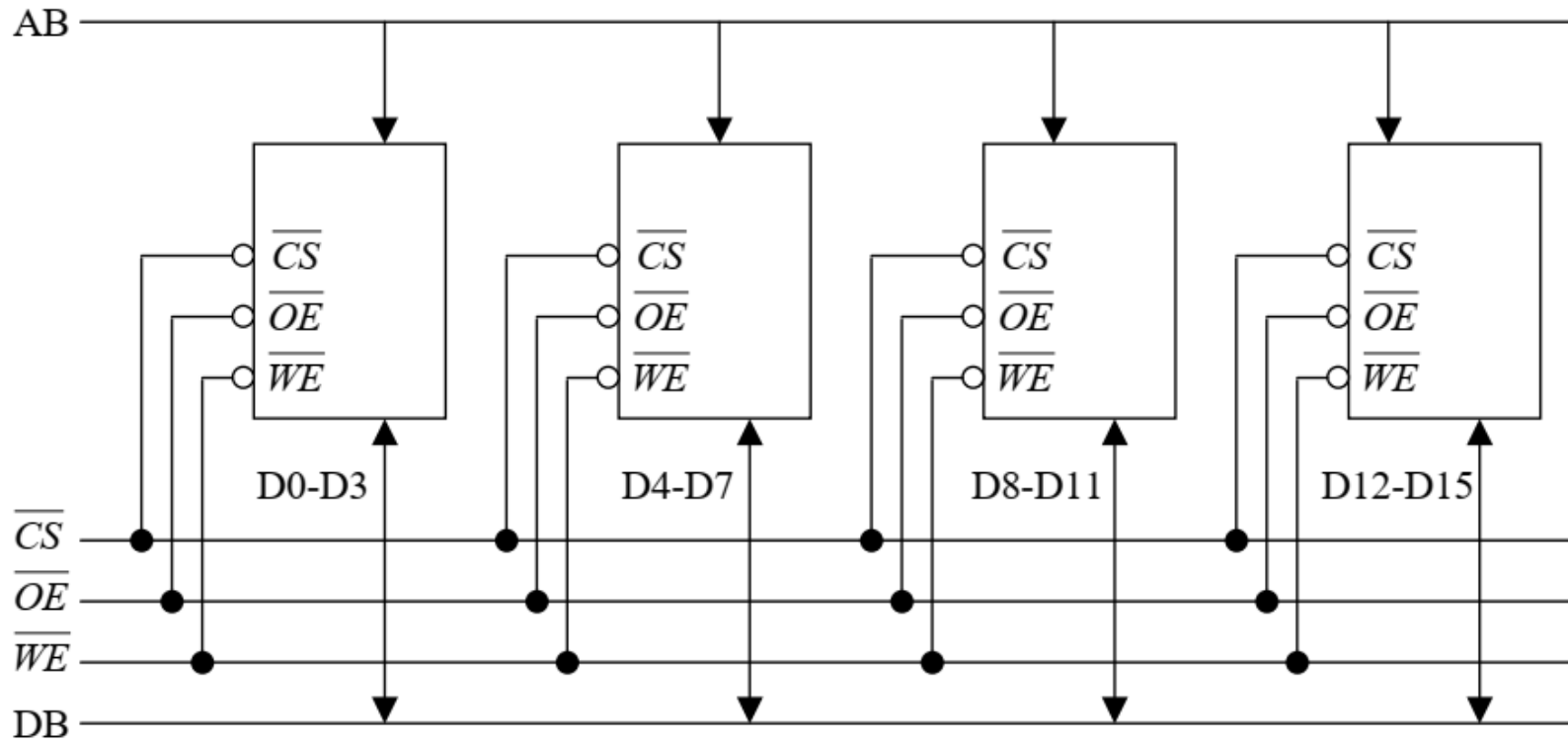
Obr.7.17. Modulárna organizácia pamäte.

Zväčšenie kapacity – vytvorenie modulu 8Kx4 z čipov 2Kx4:





Obr.7.18. Prekrývanie prístupu do pamäte s modulárnou štruktúrou.



# Príklad realizácie pamäťového systému pre MCU na báze 8051

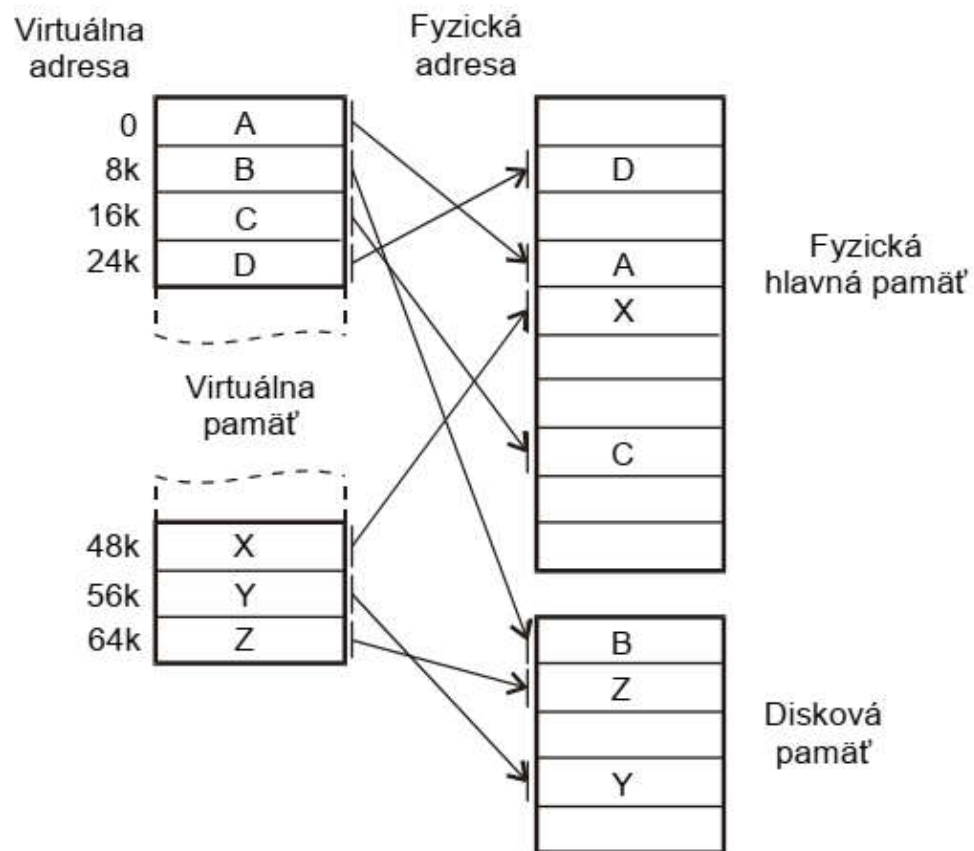
[https://data.kemt.fei.tuke.sk/MikroprocesorovaTechnika/\\_materialy/EVB/ADuC836\\_Schema.pdf](https://data.kemt.fei.tuke.sk/MikroprocesorovaTechnika/_materialy/EVB/ADuC836_Schema.pdf)

Detailné informácie o časovaní použitých RAM a EPROM pamätí

[https://data.kemt.fei.tuke.sk/MikroprocesorovaTechnika/\\_web/wwwfiles/str%2002.htm](https://data.kemt.fei.tuke.sk/MikroprocesorovaTechnika/_web/wwwfiles/str%2002.htm)



# Virtuálna pamäť - princíp



Obr.7.21. Príklad transformácie adres pamäte na adresy fyzickej pamäte.