5 VÝVOJOVÝ MODUL ANALOG DEVICES ADSP-BF533 EZ-KIT LITE

Ciele cvičenia:

- opis blokovej štruktúry vývojového modulu ADSP-BF533 EZ/KIT Lite,
- štandardné IO funkcie pre prístup k súborom na nadradenom PC,
- presmerovanie štandardných IO funkcií na rozhranie UART,
- využitie prostriedkov simulátora (tzv. streams) pri ladení programov pre externé rozhrania,
- možnosti a využite spätného telemetrického kanálu pri ladení aplikácií.

5.1 Úvod

Výrobcovia DSP typicky poskytujú pre svoje DSP vývojové moduly, ktoré umožňujú otestovať činnosť programov pomocou reálneho hardvéru. Tieto moduly umožňujú otestovať činnosť algoritmov ČSS v reálnych podmienkach pri využití signálov z reálnych rozhraní (typicky audio AD a DA prevodníky, UARTy, video prevodníky a pod.). Typicky sú moduly externe¹ pripojiteľné k počítaču PC, čo výrazne zvyšuje flexibilitu práce s uvedenými modulmi.

Firma Analog Devices ponúka pre všetky typy svojich signálových procesorov **bohato vybavené** vývojové moduly – tzv. EZ KITy. Ich aktuálny prehľad je možné nájsť na stránkach firmy Analog Devices [1] a niektoré základné informácie je možné nájsť aj na katedrových stránkach [2].

Súčasné vývojové DSP moduly sú už pomerne zložité procesorové systémy osadené veľkými kapacitami externých SRAM a FLASH pamätí² a vybavené výkonnými rozhraniami. Nízko-úrovňové programovanie týchto rozhraní vyžaduje okrem dobrého zvládnutia periférnych obvodov v cieľovom procesore aj detailnú znalosť externých obvodov (napr. AD a DA kodekov). Pri práci s uvedenými modulmi tak na cvičeniach vzniká dilema. Môžu byť analyzované detailné vlastnosti jednoduchších programov, avšak uvedený postup vzhľadom na obmedzené množstvo času neumožní opis a zvládnutie systémových možností práce s modernými DSP modulmi.

V rámci cvičení bude preto priorita kladená na **opis a zvládnutie systémových** vlastností cieľového DSP modulu. Detaily použitých programov je možné zvládnuť v rámci semestrálnych projektov, diplomových prác, prípadne počas samostatnej práce v rámci zadaní z predmetu SP.

¹ Staršie moduly najčastejšie využívali sériové (RS232) a paralelné (LPT) rozhrania počítačov. V súčasnosti sú najčastejšie využívané USB rozhrania.

² Kapacity osadených pamätí dnes bežne dosahujú niekoľko desiatok Megabajtov, čo je o niekoľko rádov viac ako kapacita pamätí typických vývojových DSP modulov z pred 10 rokov.

5.2 VÝVOJOVÝ MODUL ADSP-BF533 EZ-KIT LITE

Vývojový modul **ADSP BF533 EZ-KIT Lite** [3] je vývojovým prostriedkom, ktorý umožňuje ladenie programov pre procesory Blackfin ADSP-BF533³. Bloková štruktúra EZ-KIT Lite modulu je zobrazená na Obr.1.



Obr.1 Bloková štruktúra modulu ADSP BF-533 EZ-KIT Lite

Modul je osadený 64 MB SDRAM (Synchronous Dynamic Random Access Memory) pamäťou v konfigurácii $32M \times 16bitov$ a FLASH pamäťou s kapacitou 2 MB ($512K \times 16 \times 2$ čipy).

Audio rozhranie modulu využíva 96 kHz 16 bitový multimediálny AD/DA kodek AD1836 [4] od firmy Analog Devices, ktorý spolu s procesorom Blackfin umožňuje realizovať klasický systém ČSS, ktorý bol analyzovaný počas prednášok. Pretože AD a DA prevodníky kodeku využívajú sigma-delta moduláciu, sú vstupné a výstupné analógové obvody relatívne jednoduché [3]. Kodek má 4 audio vstupy (2 kanály) a 6 audio výstupov (3 kanály).

Video rozhrania sú tvorené video dekóderom ADV7183 [5] a video kodérom ADV7171 [6].

Rozhranie UART s obvodom ADM3202 [7] je využiteľné na prepojenie DSP modulu a počítača PC pomocou rozhrania RS232.

³ Moduly ADSP-BF533 EZ-KIT Lite využívané v rámci cvičení sú osadené 600 MHz procesorom v 160-vývodovom puzdre Mini-BGA. Procesor využívajú revíziu jadra v.0.4, ktorá je v súčasnosti 9rok 2006) najnovšou dostupnou revíziou procesora ADSP-BF533.

Modul je ďalej osadený 14-pinovým JTAG konektorom pre pripojenie externého emulátora, USB konektorom pre pripojenie k nadradenému PC, 10-timi LED diódami a 5-timi tlačidlami. Na Obr.2 je zobrazené rozloženie jednotlivých komponentov modulu ADSP BF-535 EZ-KIT, kompletné schémy modulu sú v [3].



Obr.2 Rozmiestnenie jednotlivých komponentov a rozhraní modulu Analog Devices ADSP BF-533 EZ-KIT Lite

5.3 VYUŽITIE ŠTANDARDNÝCH IO FUNKCIÍ S DSP MODULOM

5.3.1 IO FUNKCIE A ŠTANDARDNÝ VSTUP/VÝSTUP

V predchádzajúcich cvičeniach boli pri simuláciách využívané štandardné IO funkcie napr. na diagnostický výstup pomocou funkcie *printf()* resp. čítanie a zápis z/do súborov v nadradenom PC počítači. Prostredie VisualDSP++ umožňuje transparentné využitie uvedených ladiacich postupov aj s EZ-KIT modulom. Jediná zmena, ktorú je pri ladení s DSP modulom nevyhnutné vykonať je nastavenie ADSP BF-533 EZ-LITE v menu

Session\Select Sesion\ADSP-BF533 ADSP-BF533 EZ-KIT Lite via Debug Agent⁴

⁴ Modul obsahuje obvody umožňujúce ladenie pomocou JTAG rozhrania aj bez JTAG emulátora. Výrobca EZ-KITu tak umožnil použitie výkonných ladiacich techník (napr. krokovanie programu, prenos informácií cez spätný telemetrický kanál a pod.) aj bez nutnosti použiť drahý emulátor. Oproti plnohodnotnému emulátoru je však výkonnosť tohto riešenia znížená. Obvodové riešenie USB-JTAG prepojenia nie je súčasťou voľne dostupných schém modulu ADSP BF533 EZ-LITE [3].

Ak ešte v prostredí VisualDSP++ uvedený modul nebol využívaný, je potrebné zvoliť ho v menu

Session\New Session

Príklad

Overte funkčnosť vybraných štandardných IO funkcií pri testovaní knižničnej funkcie fir_fr16() z predchádzajúceho cvičenia. Na testovanie použite vývojový modul ADSP BF-533 EZ-KIT Lite.

5.3.2 PRESMEROVANIE IO FUNKCIÍ NA ROZHRANIE UART

Rozhranie UART je pri ladení mikroprocesorových aplikácií často využívané⁵ na diagnostický vstup/výstup. Programátor pomocou neho môže ovplyvňovať činnosť cieľového hardvéru (napr. čakaním na údaje z klávesnice terminálového programu na PC, ktorý posiela výsledky na sériový port), prípadne posielať pomocou funkcie *printf()* z aplikácie diagnostické výstupy na obrazovku terminálového programu na PC.

Flexibilnosť IO knižnice pre procesory Blackfin umožňuje jednoduché presmerovanie štandardných vstupov a výstupov na ľubovoľné zariadenie, pre ktoré existuje nízko-úrovňový softvérový drajver. Aj keď súčasťou "run-time" knižníc prostredia VisualDSP++ nie sú žiadne nízko-úrovňové drajvre, požiadavky a mechanizmus ich činnosti je podrobne opísaný v [8].

Projekt STDIO UART je príkladom ako je možné presmerovať štandardné IO funkcie na rozhranie UART. Projekt sa skladá z programu *main.c* (uvedený v skrátenej forme) projektu STDIO UART:

⁵ Rozhranie UART bolo v počiatkoch využívania mikroprocesorovej techniky "vysoko-úrovňovým" ladiacim prostriedkom, pomocou ktorého bolo možné odladiť aj náročné aplikácie bez využitia simulátorov a emulátorov, ktoré neboli často pre mnohých vývojárov dostupné.

```
#include <stdlib.h>
#include <device.h>
#include <device_int.h>
#include <stdio.h>
#include <string.h>
unsigned short CLKIN = 27;
                              // CLKIN frekvencia je v ADSP-BF533 EZ-Kits 27 MHz
#define BAUDRATE
                      2400
                              // je mozne zmenit na lubovolnu hodnotu poporovanu terminalovym programom
#define UART_DEVICEID 2
#define MAX_BUF
                      128
void backwards ( char *buf );
extern DevEntry UART_DevEntry;
int main () {
       // vytvori novy identifikator zariadenia - device ID
       int result = 0;
       static char buf[ MAX_BUF ];
       UART_DevEntry.DeviceID = UART_DEVICEID;
       UART_DevEntry.data = (void *) BAUDRATE;
       // zapis "new device" do tabulky zariadeni (device table)
       result = add_devtab_entry ( &UART_DevEntry );
       set_default_io_device( UART_DEVICEID );
       // presmerovanie STDIO pre funkcie printf a scanf
       FILE *fp;
       fp = freopen("", "a+", stdin);
fp = freopen("", "a+", stdout);
       printf("Hello, World!\n\r");
       printf("Type in something, press <Enter>, and I'll repeat it backwards!\n\r");
       scanf ( "%s", buf );
       backwards ( buf );
       return 0;
}
```

Uvedený program je príkladom ako je možné pomocou začlenenia nového drajvra dynamicky (počas činnosti programu) presmerovať vstupy a výstupy IO knižnice. Kompletný kód drajvra pre presmerovania na vstupov a výstupov IO knižnice na UART procesora Blackfin je v zdrojovom kóde *stdio_uart.c.* Uvedený kód je pomerne jednoduchý, obsahuje však už nízko-úrovňové časti kódu, ktoré pracujú s perifériou UART procesora Blackfin. Ako typický príklad je možné uviesť nízko-úrovňové funkcie na zápis (vysielanie) pomocou rozhrania UART procesora Blackfin:

```
// vyslanie znaku s vyuzitim testovania (polling) bitu THRE v LSR registri
void UART_putc(char c) {
    while (!(*pUART_LSR & THRE)) { }; // cakaj
    *pUART_THR = c;
}
void UART_puts(char *c) {
    while (*c) {
        UART_putc(*c);
        c++;
    }
}
```

Príklad

Overte funkčnosť presmerovania funkcii printf() a scanf() na rozhranie UART pomocou projektu STDIO UART. Na testovanie použite vývojový modul ADSP BF-533 EZ-KIT Lite a program terminálový program Hyperterminal na počítači PC.

5.3.3 LADENIE PERIFÉRIÍ V PROSTREDÍ SIMULÁTORA VISUALDSP++

Pri ladení programov je často výhodné (minimálne v počiatočných fázach vývoja) pracovať v **simulátore**⁶. Prostredie VisualDSP++ poskytuje výkonný ladiaci mechanizmus s využitím tzv. **streams**, ktorý umožňuje presmerovať do/zo súborov nie len štandardné výstupy/vstupy knižnice stdio.h, ale aj **výstupy/vstupy periférnych obvodov a pamätí procesora Blackfin**. Tento mechanizmus tak umožňuje realizáciu aj pomerne náročných simulácií⁷.

Zápis resp. načítavanie do/zo súborov je prístupný v menu **Settings\Streams**\

Po výbere simulovanej periférie alebo pamäte je možné zvoliť pripojený súbor a formát dát s ktorými simulátor bude pracovať (celočíselný, zlomkový, hecadecimálny, ...).

Príklad

Overte možnosť využitia "streams" pri simulácii presmerovania výstupu a vstupu funkcií printf() a scanf() na rozhranie UART z predchádzajúceho príkladu.

5.4 LADENE S VYUŽITÍM SPÄTNÉHO TELEMETRICÉHO KANÁLU

Spätný telemetrický kanál (BTC - Background Telemetric Channel) umožňuje realizovať **výmenu údajov** medzi cieľovou aplikáciou (program vykonávaný vo vývojovom module) a nadradeným počítačom **bez zastavenia procesora**. BTC tak poskytuje možnosť **monitorovania** vykonávaného programu v **reálnom čase**.

BTC využíva možnosti rozhrania JTAG a umožňuje:

- monitorovanie stavu programu bez zastavenia procesora
- sledovanie výstupov implementovaných algoritmov v reálnom čase
- definovanie vstupných dát pre vykonávaný program

⁶ Prostredie VisualDSP++ poskytuje najlepšiu podporu v klasickom simulátore. Predkompilovaná simulácia má obmedzené možnosti. Pri práci s vývojovým modulom nie je tento mechanizmus dostupný.
⁷ Simulácia však môže byť zdĺhavá, čo bude demonštrované v nasledujúcom príklade.

- záznam (streaming) dát do súboru v reálnom čase⁸.

BTC je tak výkonným hardvérovým ladiacim prostriedkom, ktorý umožňuje výrazne zlepšiť ladiace možnosti pri ladení reálnych aplikácií.

5.4.1 ZAČLENENIE BTC DO DSP APLIKÁCIE

Začlenenie BTC vyžaduje nasledujúcu modifikáciu cieľovej aplikácie:

- a) pridanie hlavičkového súboru btc.h do zdrojového kódu,
- b) definovanie jedného alebo viacerých BTC kanálov v zdrojovom kóde,
- c) definovanie testovacej slučky (tzv. BTC polling loop) pomocou funkcie *btc_poll()*,
- d) inicializácia BTC pomocou funkcie btc_init()
- e) pridanie BTC knižnice *libbtc532.dlb* alebo *libbtc535.dlb* do projektu.

Súčasťou prostredia VisualDSP++ sú projekty demonštrujúce možnosti ladenia pomocou BTC. BTC projekty sú v adresári

..\VisualDSP 4.5\Blackfin\Examples\ADSP_BF533 ...\Background...\

Detailný opis dvoch projektov je v uvedený v [9]. Začlenenie BTC kanálov do aplikácie vyžaduje už určité podrobnejšie informácie o hardverových nastaveniach cieľovej dosky. Na druhej strane BTC umožňuje pri vývoji analyzovať údaje priamo z testovanej aplikácie, čo bolo v minulosti nerealizovateľné.

Príklad

Analyzujte začlenenie BTC kanálu v demonštračných aplikáciách v systéme VisualDSP.

LITERATÚRA

- [1] www.analog.com
- [2] www.kemt.fei.tuke.sk/adsp/
- [3] ADSP-BF533 EZ-KIT Lite Evaluation System Manual. Analog Devices, Inc., Revision 2.0, January 2005.
- [4] AD1836A Multichannel 96 kHz Codec. Datasheet, Analog Devices, Inc., 2003.
- [5] ADV7183A Multiformat SDTV Video Decoder. Datasheet, Analog Devices, Inc., 2005.
- [6] ADV7170/ADV7171 Digital PAL/NTSC Video Encoder with 10-bit SSAF and Advanced Power Mangement. Datasheet, Analog Devices, Inc., 2005.

⁸ Samozrejme rýchlosť prenosu je závislá na technických možnostiach BTC. V prípade požiadaviek na väčšie prenosové rýchlosti je potrebné využiť rýchly externý JTAG emulátor.

- [7] ADM3202 Low Power 3.3V RS-232 Line Driver/Receiver. Datasheet, Analog Devices, Inc., 2005.
- [8] VisualDSP++ 4.5 Kernel (VDK) User's Guide. Analog Devices, Inc., April 2006, pp.3.52-3.74.
- [9] VisualDSP++ 4.5 Getting Starter Guide. Analog Devices, Inc., April 2006, pp.3.22-3.46.